

УДК 621.382.2.3

DOI: 10.24160/1993-6982-2019-6-101-105

Влияние топологии многокристалльных IGBT-модулей на распределение тока между транзисторными чипами в статических режимах работы

В.В. Веревкин, С.Л. Стригунов, А.П. Пилипенко, К.А. Волобуев

Проведено экспериментальное исследование факторов, влияющих на распределение постоянного тока между параллельно включенными транзисторными чипами в многокристалльном IGBT-модуле.

Выполнены измерения вольт-амперных характеристик (ВАХ) однокристалльных модулей с номинальным рабочим током 200 А и напряжением 1200 В в диапазоне тока коллектора от 50 до 200 А при температурах 25, 90, 120 и 150 °С для оценки компенсационной возможности положительной температурной зависимости напряжения насыщения.

Поставлен сравнительный эксперимент по измерению падения напряжения на отдельных участках системы проводников образцов модулей IGBT с различными топологиями, сделанных по схеме полумоста и содержащих по три параллельно включенных чипа, при пропускании через модуль постоянного тока 400 А. По результатам эксперимента установлено, что выравнивание распределения тока между чипами за счет положительной температурной зависимости напряжения насыщения имеет ограниченные возможности, а одним из способов выравнивания тока через транзисторные чипы является использование сопротивления алюминиевой системы проводников. Проведены сравнительные испытания для оценки стойкости модулей с различной топологией к воздействию циклической токовой нагрузки в режиме, обеспечивающем ускоренную деградацию паяного шва между чипом и DBC-подложкой. Результаты эксперимента подтверждают актуальность учета факторов, влияющих на статическое распределение тока между чипами при разработке топологии многокристалльных IGBT-модулей.

Ключевые слова: многокристалльный модуль IGBT с параллельно включенными чипами, токораспределение, полумост.

Для цитирования: Веревкин В.В., Стригунов С.Л., Пилипенко А.П., Волобуев К.А. Влияние топологии многокристалльных IGBT-модулей на распределение тока между транзисторными чипами в статических режимах работы // Вестник МЭИ. 2019. № 6. С. 101—105. DOI: 10.24160/1993-6982-2019-6-101-105.

The Influence of Multichip IGBT Modules Topology on the Distribution of Current among Transistor Chips in Static Operation Modes

V.V. Verevkin, S.L. Strigunov, A.P. Pilipenko, K.A. Volobuev

Factors affecting the distribution of direct current among parallel transistor chips in a multichip IGBT module are experimentally investigated.

The voltage-current characteristics (VCCs) of single-chip modules with the rated operating current equal to 200 A and voltage equal to 1200 V in the collector current range from 50 to 200 A at temperatures equal to 25, 90, 120 and 150°C were measured to evaluate the compensation ability of the saturation voltage positive temperature dependence.

A comparative experiment on measuring the voltage drop across individual parts of the conductors system composed of samples of IGBT modules with different topologies based on the half-bridge circuit arrangement and having three parallel-connected chips in passing a 400 A direct current through the module was carried out. It has been found from the experimental results that the use of the saturation voltage positive temperature dependence for equalizing the current distribution between the chips has limited capabilities, and that one of possible methods for achieving this is to use the resistance of a system of aluminum conductors.

Comparative tests were carried out for estimating the stability of modules with different topologies to the effect of cyclic current load in a mode facilitating accelerated degradation of the soldered seam between the chip and the DBC substrate. The experimental results confirm the importance of considering the factors affecting the static current distribution between the chips in designing the topology of multichip IGBT modules.

Key words: IGBT module with multiple parallel-connected chips, current distribution, half-bridge.

For citation: Verevkin V.V., Strigunov S.L., Pilipenko A.P., Volobuev K.A. The Influence of Multichip IGBT Modules Topology on the Distribution of Current among Transistor Chips in Static Operation Modes. Bulletin of MPEI. 2019;6:101—105. (in Russian). DOI: 10.24160/1993-6982-2019-6-101-105.

Введение

Тенденция повышения рабочих токов силовых полупроводниковых модулей на IGBT до 1000 и более ампер предполагает использование в конструкции модуля параллельное включение большого количества чипов IGBT и обратных диодов. Естественно, что одной из основных проблем при разработке топологии указан-

ных изделий является обеспечение распределения тока между чипами как в статических, так и динамических режимах.

Основное внимание уделяется распределению тока между чипами в динамических режимах работы [1 — 6], предполагая, что обеспечить равенство протекания постоянного тока не составит проблем. При этом разработчики модулей либо предполагают абсолютную сим-

метричность топологии модуля, либо рассчитывают на выравнивание токов между параллельно включенными чипами за счет положительной температурной зависимости напряжения насыщения коллектор – эмиттер. Однако работ, посвященных количественному анализу факторов, влияющих на статическое распределение тока между чипами, практически нет. Тем не менее, вклад статических потерь в перегрев чипов весьма велик, особенно для относительно низкочастотных высоковольтных модулей. Проблема весьма актуальна для разработчиков топологии многоэлементных модулей.

Цель настоящей работы — экспериментальное исследование факторов, влияющих на распределение постоянного тока между параллельно включенными транзисторными чипами в многоэлементном IGBT-модуле.

Основные факторы, влияющие на распределение тока между чипами в многоэлементном модуле, — два противодействующих механизма. С одной стороны, положительная температурная зависимость напряжения насыщения коллектор – эмиттер выравнивает ток между чипами при их неоднородном нагреве, с другой стороны, неравенство активных сопротивлений элементов конструкции модуля, включенных последовательно с каждым из IGBT-чипов, приводит к неравномерному распределению тока между ними.

Для оценки компенсационной возможности положительной температурной зависимости напряжения насыщения измеряли ВАХ одноэлементных модулей с номинальным рабочим током 200 А и напряжением 1200 В в диапазоне тока коллектора от 50 до 200 А при температурах 25, 90, 120 и 150 °С. Установлено, что зависимость напряжения насыщения от температуры при больших токах коллектора описывается зависимостью, близкой к линейной, с коэффициентом примерно 1,7 мВ/°С (рис. 1). Следовательно, при разности температур чипов транзисторов примерно в 10 °С превышение напряжения насыщения на наиболее нагретом чипе составит порядка 17 мВ.

В качестве объектов для оценки неравенства активных сопротивлений элементов конструкции и их влияния на распределение тока между чипами использованы макеты модулей, выполненные по схеме полумоста, каждый элемент которого был собран на одной DBC подложке и состоял из трех включенных параллельно чипов IGBT и трех чипов обратно-параллельно включенных диодов. Модули подобной конструкции выпускаются большинством производителей силовых полупроводниковых приборов. Макеты изготовлены на чипах с напряжением 1200 В и предельным током 200 А. Исследуемые образцы выполнены по различным топологиям (рис. 2).

Варианты с топологиями *a* и *в* весьма распространены, так как расположение транзисторных и диодных чипов в шахматном порядке повышает плотность расположения чипов в модуле, особенно при использовании квадратных чипов. Вариант топологии *б* более пригоден для применения чипов прямоугольной формы. Очевидно, что во всех трех вариантах наибольшее сопротивление имеет эмиттерная часть токопроводящей системы модуля, состоящая из достаточно узких медных проводников DBC подложки и системы алюминиевых соединений между DBC и чипами. Медные проводники DBC, к которым припаяны коллекторы чипов, обладают значительной шириной, их сопротивление много меньше сопротивления эмиттерной части монтажа, следовательно, влиянием коллекторной части монтажа на неравномерное распределение тока между чипами можно пренебречь.

Эквивалентная схема исследуемого элемента полумоста с сопротивлениями участков конструкции, влияющими на распределение тока между чипами, показана на рис. 3.

В ходе эксперимента измеряли падение напряжения на отдельных участках системы проводников модуля при пропускании через модуль постоянного тока 400 А. Охлаждение модуля — водяное. Точки, между

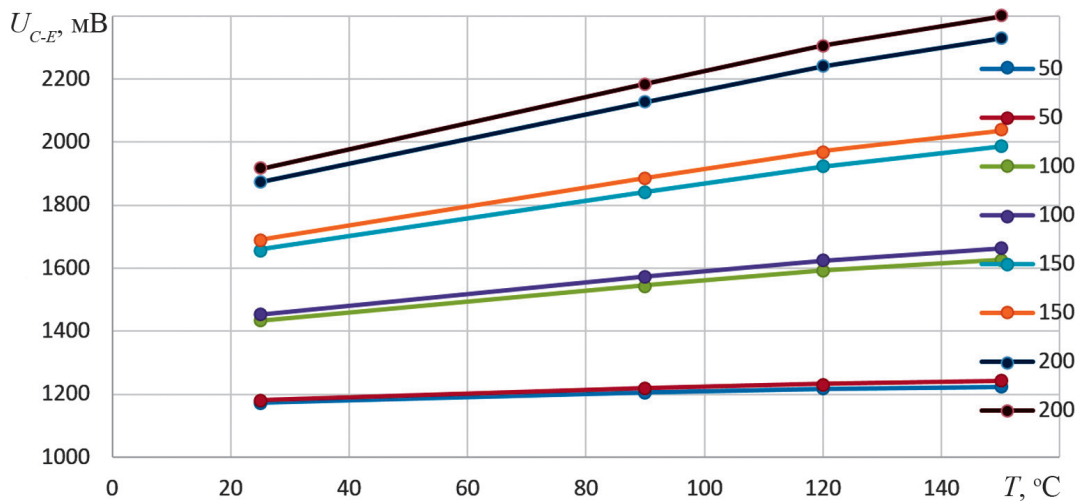


Рис. 1. Температурная зависимость напряжения насыщения

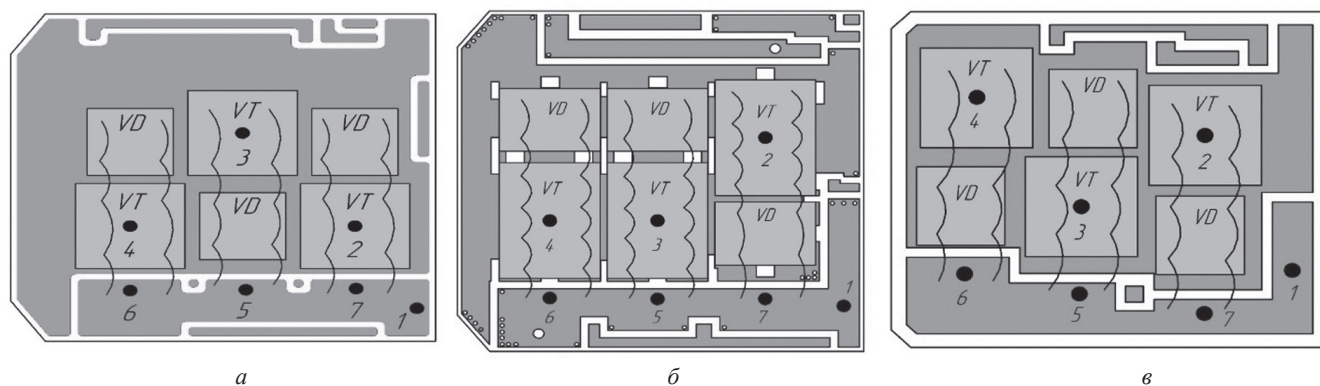


Рис. 2. Варианты топологий

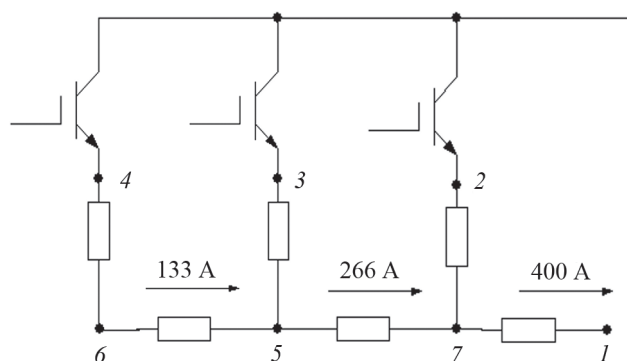


Рис. 3. Эквивалентная схема элемента полумоста модуля

$$R_{1-3} = \frac{U_{1-7}}{400} + \frac{U_{5-7}}{266} + \frac{U_{5-3}}{133};$$

$$R_{1-3} = \frac{U_{1-7}}{400} + \frac{U_{5-7}}{266} + \frac{U_{5-3}}{133},$$

где в знаменателях указаны значения тока через отдельные участки цепи при условии его равномерного распределения.

Размах сопротивлений участков цепи, определяющий распределение тока между транзисторами, равен:

$$\Delta R = \frac{R_{\max} - R_{\min}}{(R_{1-2} + R_{1-3} + R_{1-4})/3}.$$

которыми проводили измерения для макетов с разной топологией, упрощенно показаны на рис. 2, 3. Потенциалы в разных координатах транзисторного и диодного чипов меняются в направлении протекания тока, поэтому замеры потенциалов проходили во всех точках приварки алюминиевых проводников, для каждого чипа брали среднее значение. Результат измерений приведен в таблице.

Сопротивление участков цепи для всех вариантов топологии рассчитывали по следующим соотношениям:

$$R_{1-2} = \frac{U_{1-7}}{400} + \frac{U_{2-7}}{133};$$

Из результатов измерений следует, что размах значений сопротивления участков цепи от общей точки до каждого из чипов во всех вариантах топологии различен и составляет от 32 до 80 %, что, несомненно, обуславливает и различную степень равномерности распределения тока между чипами. Наиболее равномерно распределение тока во втором варианте топологии. Выравнивание сопротивлений отдельных участков цепи достигнуто подключением первого к общей точке транзистора через проводники соответствующего ему обратного диода.

Оценить возможность компенсации неравномерного распределения тока через каждый из трех транзисторов модуля за счет положительной температурной

Результат измерений макетов с различной топологией

Точки	Топологии					
	а		б		в	
	ΔU , мВ	R, мОм	ΔU , мВ	R, мОм	ΔU , мВ	R, мОм
1 – 2	73	0,388	110	0,686	162	1,05
1 – 3	170	0,959	99	0,495	146	0,664
1 – 4	146	0,778	114	0,607	218	1,21
1 – 5	74	—	57	—	104	—
1 – 6	114	—	85	—	114	—
1 – 7	32	0,08	28	0,07	34	0,085
ΔR , %	—	80,6%	—	32%	—	56%

зависимости напряжения насыщения коллектор – эмиттер в модулях с первым вариантом топологии можно, сопоставив величину сопротивления различных участков цепи со значением динамического сопротивления транзистора в открытом состоянии. Для используемых в нем чипов типичное значение динамического сопротивления равно около 8 мОм, а порядок сопротивления участков цепи, влияющих на распределение тока — от 0,55 до 1,00 мОм (точнее определить сложно из-за разных значений тока, протекающих по разным участкам цепи). Следовательно, разность значений сопротивления цепи составляет порядка 5...7% от динамического сопротивления транзистора, что ведет примерно к такой же разнице в значениях тока, протекающего через ближний к общей точке и дальний от нее чипы, и, соответственно, к разнице в температуре перегрева чипов порядка 10 °С. Это нельзя скомпенсировать положительной температурной зависимостью напряжения насыщения, поскольку при перегреве в 10 °С приращение значения напряжения насыщения составит около 17 мВ, в то время как разность между падениями напряжения на участках цепи до первого и третьего чипов — около 70 мВ.

При анализе распределения тока между чипами следует учитывать, что сопротивления проводников, включенные в цепи эмиттеров транзисторов, являются элементами местной обратной связи, которая влияет на распределение тока между транзисторами в активном режиме. Поскольку транзисторы находятся в активном режиме только во время коммутации, воздействие местной обратной связи на статическое распределение тока отсутствует, но для корректной работы модуля в динамических режимах желательно, чтобы сопротивления в эмиттерах транзисторов были максимально одинаковыми.

Неравномерность в распределении тока между транзисторными чипами модуля и обусловленная ею разность в температуре перегрева чипов снижает на-

дежность работы модуля в циклических режимах. Для оценки стойкости модулей с различной топологией к воздействию циклической токовой нагрузки проведены испытания в режиме, обеспечивающем ускоренную деградацию паяного шва между чипом и DBC подложкой. Испытания проводили при воздействии на образцы греющего тока прямоугольной формы амплитудой 400 А. Длительности импульсов греющего тока и периода охлаждения — 3 с, охлаждение испытуемых образцов — водяное. Перепад температуры чипов в моменты времени, соответствующие максимальному и минимальному значению температуры, измерялся по термочувствительному параметру и составил 85 °С. Количество циклов нагрев – охлаждение до отказа образцов с топологией, приведенной на рис. 2, а, — около 200 тысяч, причем практически у всех отказывал ближний к общей точке модуля чип, через который протекал наибольший ток. Образцы с топологией, изображенной на рис. 2, б, выдержали до отказа более 350 тысяч циклов.

Заключение

Показана актуальность учета факторов, влияющих на статическое распределение тока между чипами при разработке топологии многоэлементных IGBT-модулей.

Доказано, что выравнивание распределения тока между чипами за счет положительной температурной зависимости напряжения насыщения имеет ограниченные возможности.

Проведена экспериментальная оценка надежности работы в циклических режимах многоэлементных модулей с различной топологией.

Продемонстрировано, что одним из способов выравнивания тока через транзисторные чипы является использование сопротивления алюминиевой системы проводников, например, подключение ближайшего к эквипотенциальной точке транзистора через проводники соответствующего ему обратного диода.

Литература

1. Bäßler M., Münzer M., Burkert S. Research of Current Distribution in IGBT Modules with Multiple Chips in Parallel // Proc. PCIM Europe Conf. 2005.
2. Wu R. e. a. Comprehensive Investigation on Current Imbalance Among Parallel Chips Inside MW-scale IGBT Power Modules // Proc. IX Intern. Conf. Power Electronics and ECCE Asia. 2015. Pp. 850—856.
3. Chen N. e. a. Dynamic Characterization of Parallel-connected High-power IGBT Modules // IEEE Trans. Industry Appl. 2015. V. 51. No. 1. Pp. 539—546.
4. Morishita K. e. a. Investigations of Parallel Connected IGBT's Using Electromagnetic Field Analysis // Proc. IEEE European Conf. Power Electronics and Appl. 2005. P. 5.
5. Liang K. e. a. Research and Measurement of Chip Current Imbalance in IGBT Module with Multiple Chips

References

1. Bäßler M., Münzer M., Burkert S. Research of Current Distribution in IGBT Modules with Multiple Chips in Parallel. Proc. PCIM Europe Conf. 2005.
2. Wu R. e. a. Comprehensive Investigation on Current Imbalance Among Parallel Chips Inside MW-scale IGBT Power Modules. Proc. IX Intern. Conf. Power Electronics and ECCE Asia. 2015:850—856.
3. Chen N. e. a. Dynamic Characterization of Parallel-connected High-power IGBT Modules. IEEE Trans. Industry Appl. 2015;51;1:539—546.
4. Morishita K. e. a. Investigations of Parallel Connected IGBT's Using Electromagnetic Field Analysis. Proc. IEEE European Conf. Power Electronics and Appl. 2005. P. 5.
5. Liang K. e. a. Research and Measurement of Chip Current Imbalance in IGBT Module with Multiple Chips

in Parallel // Proc. Inter. Conf. Electrical Machines and Systems. Busan. 2013. Pp. 1851—1856.

6. **Azar R. e. a.** The Current Sharing Optimization of Paralleled IGBTs in a Power Module Tile Using a PSpice Frequency Dependent Impedance Model // IEEE Trans. Power Electronics. 2008. V. 23. No. 1. Pp. 206—217.

in Parallel. Proc. Inter. Conf. Electrical Machines and Systems. Busan. 2013:1851—1856.

6. **Azar R. e. a.** The Current Sharing Optimization of Paralleled IGBTs in a Power Module Tile Using a PSpice Frequency Dependent Impedance Model. IEEE Trans. Power Electronics. 2008;23;1:206—217.

Сведения об авторах:

Веревкин Владимир Викторович — кандидат технических наук, начальник отдела испытаний полупроводниковых приборов АО «Протон-Электротекс», Орел, e-mail: verevkin.v52@gmail.com

Стригунов Станислав Леонидович — инженер-конструктор по испытательному оборудованию АО «Протон-Электротекс», Орел, e-mail: st.strigunov@proton-electrotex.com

Пилипенко Анастасия Петровна — инженер-технолог ОПП IGBT АО «Протон-Электротекс», Орел, e-mail: a.pilipenko@proton-electrotex.com

Волобуев Кирилл Андрианович — начальник ОПП IGBT АО «Протон-Электротекс», Орел, e-mail: k.volobuev@proton-electrotex.com

Information about authors:

Verevkin Vladimir V. — Ph.D. (Techn.), Head of Semiconductor Devices Testing Dept., JSC «Proton-Electrotex», Orel, e-mail: verevkin.v52@gmail.com

Strigunov Stanislav L. — Test Equipment Design Engineer, JSC «Proton-Electrotex», Orel, e-mail: st.strigunov@proton-electrotex.com

Pilipenko Anastasiya P. — Manufacturing Engineer of IGBT Devices Development Dept., JSC «Proton-Electrotex», Orel, e-mail: a.pilipenko@proton-electrotex.com

Volobuev Kirill A. — Head of IGBT Devices Development Dept., JSC «Proton-Electrotex», Orel, e-mail: k.volobuev@proton-electrotex.com

Конфликт интересов: авторы заявляют об отсутствии конфликта интересов

Conflict of interests: the authors declare no conflict of interest

Статья поступила в редакцию: 19.02.2019

The article received to the editor: 19.02.2019